

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Yusuke Igarashi et al. Art Unit : Unknown
Serial No. : Examiner : Unknown
Filed : December 11, 2003
Title : CIRCUIT DEVICE AND METHOD OF MANUFACTURE THEREOF

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119


Applicants hereby confirm their claim of priority under 35 USC §119 from the Japanese
Application No. 2002-371028 filed December 20, 2002.

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: 12/11/03



Samuel Borodach
Reg. No. 38,388

Fish & Richardson P.C.
45 Rockefeller Plaza, Suite 2800
New York, New York 10111
Telephone: (212) 765-5070
Facsimile: (212) 258-2291

30171324.doc

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Label No. ET931346015US

December 11, 2003
Date of Deposit



日 本 国 特 許 庁
JAPAN PATENT OFFICE

14225-031001

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 2 0 日
Date of Application:

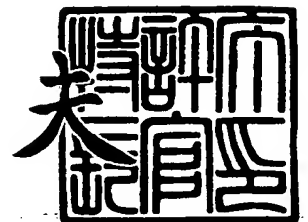
出 願 番 号 特 願 2 0 0 2 - 3 7 1 0 2 8
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 7 1 0 2 8]

出 願 人
Applicant(s): 三洋電機株式会社
 関東三洋セミコンダクターズ株式会社

2 0 0 3 年 1 0 月 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 2 1 8 3

【書類名】 特許願

【整理番号】 KDA1020078

【提出日】 平成14年12月20日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/00

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

【氏名】 五十嵐 優助

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

【氏名】 高草木 宣久

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

【氏名】 坂野 純

【発明者】

【住所又は居所】 群馬県邑楽郡大泉町仙石二丁目2468番地1 関東三
洋セミコンダクターズ株式会社内

【氏名】 坂本 則明

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【特許出願人】

【識別番号】 301079420

【氏名又は名称】 関東三洋セミコンダクターズ株式会社

【代表者】 玉木 隆明

【代理人】

【識別番号】 100091605

【弁理士】

【氏名又は名称】 岡田 敬

【連絡先】 0 2 7 6 - 4 0 - 1 1 9 2

【選任した代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【手数料の表示】

【予納台帳番号】 093080

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001614

【包括委任状番号】 0210358

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 回路装置およびその製造方法

【特許請求の範囲】

【請求項 1】 厚く形成されて第 1 の分離溝で分離される第 1 の導電パターンと、

前記第 1 の導電パターンよりも薄く形成され且つ第 2 の分離溝で分離される第 2 の導電パターンと、

前記第 1 の導電パターンに固着される第 1 の回路素子および前記第 2 の導電パターンに固着される第 2 の回路素子と、

前記両導電パターンの裏面を露出させて前記回路素子および前記導電パターンを被覆し前記両分離溝に充填される絶縁性樹脂とを有することを特徴とする回路装置。

【請求項 2】 前記第 1 の導電パターンの表面は、前記第 2 の導電パターンの表面よりも高く形成されることを特徴とする請求項 1 記載の回路装置。

【請求項 3】 前記第 1 の導電パターンを分離する分離溝の側部には、少なくとも 1 つの括れ部が設けられることを特徴とする請求項 1 記載の回路装置。

【請求項 4】 前記第 1 の回路素子よりも前記第 2 の回路素子が厚いことを特徴とする請求項 1 記載の回路装置。

【請求項 5】 前記第 1 の回路素子の高さと同記第 1 の導電パターンの高さとを加算した高さは、前記第 2 の回路素子の高さと同記第 2 の導電パターンの高さとを加算した高さと同等に形成されることを特徴とする請求項 1 記載の回路装置。

【請求項 6】 前記第 1 の回路素子は、半導体素子であることを特徴とする請求項 1 記載の回路装置。

【請求項 7】 前記第 1 の回路素子は、発熱を伴う素子であることを特徴とする請求項 1 記載の回路装置。

【請求項 8】 前記第 2 の回路素子は、チップコンデンサであることを特徴とする請求項 1 記載の回路装置。

【請求項 9】 前記第 2 の導電パターンにより、微細な配線部が構成される

ことを特徴とする請求項 1 記載の回路装置。

【請求項 10】 厚く形成されて第 1 の分離溝で分離される第 1 の導電パターンと、

前記第 1 の導電パターンよりも薄く形成され且つ第 2 の分離溝で分離されて微細な配線を構成する第 2 の導電パターンと、

前記第 1 の導電パターンに固着される回路素子と、

前記両導電パターンの裏面を露出させて前記回路素子および前記導電パターンを被覆し前記両分離溝に充填される絶縁性樹脂とを有することを特徴とする回路装置。

【請求項 11】 前記第 1 の導電パターンの表面は、前記第 2 の導電パターンの表面よりも高く形成されることを特徴とする請求項 10 記載の回路装置。

【請求項 12】 前記第 1 の導電パターンを分離する分離溝の側部には、少なくとも 1 つの括れ部が設けられることを特徴とする請求項 10 記載の回路装置。

【請求項 13】 前記回路素子は、半導体素子であることを特徴とする請求項 10 記載の回路装置。

【請求項 14】 前記回路素子は、発熱を伴う素子であることを特徴とする請求項 10 記載の回路装置。

【請求項 15】 導電箔を用意して前記導電箔の表面に第 1 のレジストを塗布する工程と、

第 1 の導電パターンが形成される領域に前記第 1 のレジストを残存させてエッチングを行うことにより、前記第 1 の導電パターンを分離する第 1 の分離溝を形成し、更に、第 2 の導電パターンが形成される領域の前記導電箔を一様に窪ませる工程と、

少なくとも前記第 1 の導電パターンの上面および前記第 2 の導電パターンが形成される領域の前記導電箔の表面を第 2 のレジストで被覆してエッチングを行うことにより、前記第 1 の分離溝を深く形成し、更に、前記第 2 の導電パターンを分離する第 2 の分離溝を形成する工程と、

前記第 1 の導電パターンおよび前記第 2 の導電パターンの両方またはいずれか

に回路素子を固着する工程と、

前記回路素子を被覆して前記両分離溝に充填されるように絶縁性樹脂を形成する工程と、

前記両分離溝に充填された絶縁性樹脂が露出するまで前記導電箔の裏面を除去する工程とを具備することを特徴とする回路装置の製造方法。

【請求項 16】 前記第 2 のレジストで前記第 1 の分離溝の側面を被覆してから、エッチングを行うことにより、前記第 1 の分離溝の側部に括れ部を形成することを特徴とする請求項 15 記載の回路装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、回路装置およびその製造方法に関し、特に、比較的薄い素子が実装される導電パターンを厚く形成し、厚みを有する回路素子が実装される導電パターンを薄く形成することにより、装置全体を薄くすることができる回路装置およびその製造方法に関するものである。

【0002】

【従来の技術】

従来、電子機器にセットされる回路装置は、携帯電話、携帯用のコンピューター等に採用されるため、小型化、薄型化、軽量化が求められている。

【0003】

例えば、回路装置として半導体装置を例にして述べると、一般的な半導体装置として、最近では CSP（チップサイズパッケージ）と呼ばれる、チップのサイズと同等のウェハスケール CSP、またはチップサイズよりも若干大きいサイズの CSP が開発されている。

【0004】

図 12 は、支持基板としてガラスエポキシ基板 5 を採用した、チップサイズよりも若干大きい CSP 6 を示すものである。ここではガラスエポキシ基板 5 にトランジスタチップ T が実装されたものとして説明していく。

【0005】

このガラスエポキシ基板 65 の表面には、第 1 の電極 67、第 2 の電極 68 およびダイパッド 69 が形成され、裏面には第 1 の裏面電極 70 と第 2 の裏面電極 71 が形成されている。そしてスルーホール TH を介して、前記第 1 の電極 67 と第 1 の裏面電極 70 が、第 2 の電極 68 と第 2 の裏面電極 71 が電氣的に接続されている。またダイパッド 69 には前記ベアのトランジスタチップ T が固着され、トランジスタのエミッタ電極と第 1 の電極 67 が金属細線 72 を介して接続され、トランジスタのベース電極と第 2 の電極 68 が金属細線 72 を介して接続されている。更にトランジスタチップ T を覆うようにガラスエポキシ基板 65 に樹脂層 73 が設けられている。

【0006】

前記 CSP 66 は、ガラスエポキシ基板 65 を採用するが、ウェハスケール CSP と違い、チップ T から外部接続用の裏面電極 70、71 までの延在構造が簡単であり、安価に製造できるメリットを有する。

【0007】

しかしながら、上記した CSP 66 は、ガラスエポキシ基板 65 をインターポザとして用いており、このことにより CSP 66 の小型化および薄型化には限界があった。このことから図 13 に示すような実装基板を不要にした回路装置 80 が開発された（例えば、特許文献 1 を参照）。

【0008】

図 13 を参照して、回路装置 80 は導電パターン 81 と、導電パターン 81 上に固着された回路素子 82 と、回路素子 82 と導電パターン 81 とを電氣的に接続する金属細線 84 と、導電パターン 81 の裏面を露出させて回路素子 82、回路素子 82 および導電パターン 81 を被覆する絶縁性樹脂 83 とから構成されている。従って、回路装置 80 は実装基板を不要にして構成されており、CSP 66 と比較すると、薄型且つ小型に形成されていた。

【0009】

【特許文献 1】

特開 2002-076246 号公報（第 7 頁、第 1 図）

【0010】

【発明が解決しようとする課題】

しかしながら、上記した回路装置 80 では、導電パターン 81 の厚みは一様に形成されていた。従って、厚みの異なる多種の回路素子 82 を導電パターン 81 上に固着した場合、厚みを有する回路素子 82 が被覆されるように絶縁性樹脂 83 も厚く形成される。従って、回路装置 80 全体が厚く成ってしまい、回路装置の軽量化・小型化に限界がある問題があった。

【0011】

また、装置の薄型化の為に、導電パターン 81 を薄くすると、回路素子 82 が発熱を伴う素子であった場合、過渡熱抵抗が大きく成ってしまう問題があった。

【0012】

本発明は上記した問題を鑑みて成されたものであり、本発明の主な目的は、比較的厚い回路素子が内蔵された場合でも回路装置全体の厚みの増加を抑制することができる回路装置およびその製造方法を提供することにある。

【0013】**【課題を解決するための手段】**

本発明の回路装置は、厚く形成されて第 1 の分離溝で分離される第 1 の導電パターンと、前記第 1 の導電パターンよりも薄く形成され且つ第 2 の分離溝で分離される第 2 の導電パターンと、前記第 1 の導電パターンに固着される第 1 の回路素子および前記第 2 の導電パターンに固着される第 2 の回路素子と、前記両導電パターンの裏面を露出させて前記回路素子および前記導電パターンを被覆し前記両分離溝に充填される絶縁性樹脂とを有することを特徴とする。

【0014】

本発明の回路装置は、厚く形成されて第 1 の分離溝で分離される第 1 の導電パターンと、前記第 1 の導電パターンよりも薄く形成され且つ第 2 の分離溝で分離されて微細な配線を構成する第 2 の導電パターンと、前記第 1 の導電パターンに固着される回路素子と、前記両導電パターンの裏面を露出させて前記回路素子および前記導電パターンを被覆し前記両分離溝に充填される絶縁性樹脂とを有することを特徴とする。

【0015】

本発明の回路装置の製造方法は、導電箔を用意して前記導電箔の表面に第1のレジストを塗布する工程と、第1の導電パターンが形成される領域に前記第1のレジストを残存させてエッチングを行うことにより、前記第1の導電パターンを分離する第1の分離溝を形成し、更に、第2の導電パターンが形成される領域の前記導電箔を一様に窪ませる工程と、少なくとも前記第1の導電パターンの上面および前記第2の導電パターンが形成される領域の前記導電箔の表面を第2のレジストで被覆してエッチングを行うことにより、前記第1の分離溝を深く形成し、更に、前記第2の導電パターンを分離する第2の分離溝を形成する工程と、前記第1の導電パターンおよび前記第2の導電パターンの両方またはいずれかに回路素子を固着する工程と、前記回路素子を被覆して前記両分離溝に充填されるように絶縁性樹脂を形成する工程と、前記両分離溝に充填された絶縁性樹脂が露出するまで前記導電箔の裏面を除去する工程とを具備することを特徴とする。

【0016】

第1の導電パターンよりも第2の導電パターンを薄く形成し、第2の導電パターンに厚い回路素子を固着することにより、装置全体を薄く形成することができる。また、厚く形成される第1の導電パターンに発熱を伴う素子を固着することにより、過渡熱抵抗を小さくすることができる。

【0017】

【発明の実施の形態】

(回路装置の構成を説明する第1の実施の形態)

図1を参照して、回路装置10Aは、厚く形成されて第1の分離溝16Aで分離される第1の導電パターン11Aと、第1の導電パターン11Aよりも薄く形成され且つ第2の分離溝16Bで分離される第2の導電パターン11Bと、第1の導電パターン11Aに固着される第1の回路素子12Aおよび第2の導電パターン11Bに固着される第2の回路素子12Bと、両導電パターン11の裏面を露出させて回路素子12および導電パターン11を被覆し両分離溝16に充填される絶縁性樹脂13とを有する。このような構成を以下にて詳述する。図1(A)は回路装置10Aの断面図であり、図1(B)はその平面図である。

【0018】

第1の導電パターン11Aはロウ材の付着性、ボンディング性、メッキ性が考慮されてその材料が選択され、材料としては、Cuを主材料とした導電箔、Alを主材料とした導電箔またはFe-Ni等の合金から成る導電箔等が採用される。ここでは、第1の導電パターン11Aは裏面を露出させて絶縁性樹脂13に埋め込まれた構造になっており、第1の分離溝16Aにより電氣的に分離されている。第1の導電パターン11Aの厚みは、第2の導電パターン11Bよりも厚く形成され、例えば140 μ m以上に形成されている。また、絶縁性樹脂13から露出する第1の導電パターン11Aの裏面には半田等のロウ材から成る外部電極15が設けられている。

【0019】

更に、第1の分離溝16Aにより第1の導電パターン11Aは電氣的に分離されている。そして、第1の分離溝16Aの側部には少なくとも1つの括れ部17が設けられているので、第1の導電パターン11Aと絶縁性樹脂13との密着は強固に成っている。ここでは、第1の導電パターン11Aは、上面に第1の回路素子が実装されるアイランドと、金属細線14を介して第1の回路素子12Aと電氣的に接続されるボンディングパッドを形成している。また、装置の裏面で外部電極15が設けられない箇所は、レジスト16で被覆されている。

【0020】

第2の導電パターン11Bは、前述した第1の導電パターン11Aと同一の材料から成り、第1の導電パターン11Aよりも薄く形成されている。更に、第1の導電パターン11Aの裏面と、第2の導電パターン11Bの裏面とは、同一平面上にあるので、第1の導電パターン11Aの表面は、第2の導電パターン11Bの表面よりも高く形成されている。ここでは、第2の導電パターン11B上面に、厚みを有する第2の回路素子12Bが固着されているが、更に、微細な配線部を構成することも可能である。また、第2の導電パターン11Bの具体的な厚さは、例えば、50 μ m程度である。更にまた、第1の導電パターン11Aと第2の導電パターン11Bとは、配線部を介して電氣的に接続されても良い。

【0021】

第1の回路素子12Aは、ここでは半導体素子が採用され、フェイスアップで

第1の導電パターン11Aから成るアイランド上に固着されている。そして、第1の回路素子12Aの電極と、第1の導電パターン11Aから成るボンディングパッドとは、金属細線14を介して電氣的に接続されている。上述したように、第1の導電パターン11Aは厚く形成されているので、第1の回路素子12Aが発熱を伴う素子（例えばパワー系の半導体素子）であっても、第1の導電パターン11Aがヒートシンクとして機能して過渡熱抵抗を低減することができる。また、第1の回路素子12Aとしては、具体的には、大電流系の半導体素子を採用することができる。大電流系の半導体素子の場合、動作中に多くの熱を発生する。従って、このような大電流の半導体素子である第1の回路素子12Aの熱の放散を促進するために、厚い第1の導電パターンが優位となる。

【0022】

第2の回路素子12Bは、ここではチップ抵抗またはチップコンデンサ等の厚みを有するチップ部品が採用されており、半田等の導電性接着剤を介して第2の導電パターン11Bに固着されている。特に、前述した第1の回路素子12Aとして大電流系の半導体素子を採用した場合、その近傍にノイズ対策としての大容量のコンデンサが必要となるが、大容量のコンデンサは一般的に背が高く形成される。従って、このような背の高い大容量のコンデンサを、第1の導電パターン11Aよりも薄い第2の導電パターンに固着することにより、回路装置10A全体の厚さを薄くすることができる。

【0023】

絶縁性樹脂13は、第1の導電パターン11Aおよび第2の導電パターン11Bの裏面を露出させて回路素子12、金属細線14および導電パターン11を被覆している。絶縁性樹脂13としては、熱硬化性樹脂または熱可塑性樹脂を全般的に採用することができる。また、各導電パターン11を分離する分離溝16には絶縁性樹脂13が充填されている。更に、本発明の回路装置10Aは、絶縁性樹脂13により全体が支持されている。

【0024】

上記のように、厚みを異ならせた第1の導電パターン11Aおよび第2の導電パターン11Bを有することのメリットを説明する。比較的に厚く形成された第

1の導電パターン11Bには薄い第1の回路素子12Aが固着され、第1の導電パターン11Aよりも薄く形成された第2の導電パターン11Bには厚い回路素子12Bが実装される。このことから、厚みが異なる多種の回路素子12が回路装置10Aに内蔵される場合でも、厚い回路素子12Bを薄く形成された第2の導電パターン11Bに実装することにより、全体の厚みを押さえることができる。更に、第1の導電パターン11Aの高さと第1の回路素子12Aの高さを加算した高さが、第2の導電パターン11Bの高さと第2の回路素子12Bの高さを加算した高さと同程度になるように、両導電パターンの高さの差を調節することができる。このことから、それらを被覆する絶縁性樹脂13の厚みを最小にすることができるので、装置全体の厚みを薄くすることができる。

【0025】

第1の分離溝16Aは、複数回のエッチングにより第1の導電パターン11A間に形成され中間部には括れ部17が形成されている。括れ部17の横方向の幅は、第1の分離溝16Aの他の箇所よりも幅狭に形成されている。従って、括れ部17に絶縁性樹脂13が密着することにより、括れ部17の側面は第1の導電パターン11Aの側面に対応しているので、第1の導電パターン11Aと絶縁性樹脂13との密着強度を向上させることができる。上記のように第1の分離溝16Aは、導電パターン11の材料である導電箔の同一箇所を複数回に渡りエッチングすることにより形成される。従って、第1の分離溝16Aの深さは、その幅よりも深く形成されている。また、括れ部17は、第1の分離溝11Aの側面部全てに渡り連続的に形成されている。

【0026】

ここでは、2回のエッチングにより第1の分離溝16Aが形成されているので、第1の分離溝16Aの深さはその幅の2倍程度に形成されている。更に多数回のエッチングにより第1の分離溝16Aを形成した場合は、その幅に対して深さを更に深くすることが可能である。また、第1の導電パターン11Aの厚みは第1の分離溝16Aの深さに対応しているので、本発明では、第1の分離溝11Aの幅よりも厚く形成された第1の導電パターン11Aを形成することができる。

【0027】

図2を参照して、他の形態の回路装置10Bの構成を説明する。回路装置10Bは、厚く形成されて第1の分離溝16Aで分離される第1の導電パターン11Aと、第1の導電パターン11Aよりも薄く形成され且つ第2の分離溝16Bで分離されて微細な配線を構成する第2の導電パターン11Bと、第1の導電パターン11Aに固着される回路素子12と、両導電パターン11の裏面を露出させて回路素子12および導電パターン11を被覆し両分離溝16に充填される絶縁性樹脂13とを有する。

【0028】

このような構成を有する回路装置10Bと、図1を参照して説明した回路装置10Aとの違いは、第2の導電パターン11Bが微細な配線を構成している点にある。具体的には、第2の導電パターン11Bの厚さは50 μ m程度に薄く形成することが可能であるので、エッチングにより微細な配線構造を実現することが可能となる。このことにより、発熱を伴う回路素子12のヒートシンクとして機能するために厚く形成された第1の導電パターンと、微細な配線が形成された第2の導電パターン11Bを同一の回路装置10B内部に形成することができる。また、第1の導電パターン11Bと導通させて第2の導電パターン11Bを形成することも可能である。また、回路素子12としては、図1に於ける第1の回路素子12Aと同様のものを採用することが可能である。

【0029】

(回路装置の製造方法を説明する第2の実施の形態)

図3～図11を参照して回路装置10の製造方法を説明する。本発明の回路装置の製造方法では、導電箔40を用意して導電箔40の表面に第1のレジストPR1を塗布する工程と、第1の導電パターン11Aが形成される領域に第1のレジストPR1を残存させてエッチングを行うことにより、第1の導電パターン11Aを分離する第1の分離溝16Aを形成し、更に、第2の導電パターンが形成される領域の導電箔40を一様に窪ませる工程と、少なくとも第1の導電パターン11Aの上面および第2の導電パターン11Bが形成される領域の導電箔40の表面を第2のレジストPR2で被覆してエッチングを行うことにより、第1の分離溝11Aを深く形成し、更に、第2の導電パターン11Bを分離する第2の

分離溝 16 B を形成する工程と、第 1 の導電パターン 11 A および第 2 の導電パターン 11 B の両方またはいずれかに回路素子 12 を固着する工程と、回路素子 12 を被覆して前記両分離溝 16 に充填されるように絶縁性樹脂 13 を形成する工程と、両分離溝 16 に充填された絶縁性樹脂 13 が露出するまで導電箔 40 の裏面を除去する工程とを具備する。上記各工程を以下にて詳述する。

【0030】

本発明の第 1 の工程は、図 3 から図 5 に示すように、導電箔 40 を用意して導電箔 40 の表面に第 1 のレジスト PR1 を塗布し、第 1 の導電パターン 11 A が形成される領域に第 1 のレジスト PR1 を残存させてエッチングを行うことにより、第 1 の導電パターン 11 A を分離する第 1 の分離溝 16 A を形成し、更に、第 2 の導電パターンが形成される領域の導電箔 40 を一様に窪ませることにある。

【0031】

本工程では、まず図 3 の如く、シート状の導電箔 40 を用意する。この導電箔 40 は、ロウ材の付着性、ボンディング性、メッキ性が考慮されてその材料が選択され、材料としては、Cu を主材料とした導電箔、Al を主材料とした導電箔または Fe-Ni 等の合金から成る導電箔等が採用される。導電箔の厚さは、後のエッチングを考慮すると $10\ \mu\text{m} \sim 300\ \mu\text{m}$ 程度が好ましい。

【0032】

続いて、図 4 を参照して、導電箔 40 の表面に、耐エッチングマスクである第 1 のレジスト PR1 を形成し、第 1 の導電パターン 11 A となる領域を除いた導電箔 40 が露出するように第 1 のレジスト PR1 をパターンニングする。また、第 2 の導電パターン 11 B となる領域が薄く形成されるように、この領域の導電箔 40 の表面も露出する。

【0033】

更に、図 5 を参照して、エッチングを行うことにより第 1 の分離溝 16 A が形成される。エッチングにより形成された分離溝 16 A の深さは、例えば $50\ \mu\text{m}$ であり、その側面は、粗面となるため絶縁性樹脂 13 との接着性が向上される。ここで使用するエッチャントは、塩化第二鉄または塩化第二銅が主に採用され、

前記導電箔は、このエッチャントの中にディッピングされるか、このエッチャントでシャワーリングされる。ここでウェットエッチングは、一般に非異方性にエッチングされるため、側面は湾曲構造になる。また、第2の導電パターン11Bとなる領域の導電箔40も、第1の分離溝16Aの深さと同程度にエッチングされ、その表面は、基本的には平坦に成る。

【0034】

本発明の第2の工程は、図6から図8に示すように、少なくとも第1の導電パターン11Aの上面および第2の導電パターン11Bが形成される領域の導電箔40の表面を第2のレジストPR2で被覆してエッチングを行うことにより、第1の分離溝11Aを深く形成し、更に、第2の導電パターン11Bを分離する第2の分離溝16Bを形成することにある。

【0035】

先ず、図6を参照して、第1のレジストPR1を剥離して除去した後に、第1の分離溝16Aの表面も含めて導電箔40の表面に第2のレジストPR2を形成する。

【0036】

次に、図7(A)を参照して、第2のレジストPR2の露光および現像を行うことにより、第1の分離溝16Aの底部および、第2の導電パターン11Bを分離する第2の分離溝16Bとなる領域の導電箔40の表面を露出させる。第1の分離溝16Aについては、その側辺の1部にも第2のレジスト16PR2が付着される。

【0037】

次に、図7(B)を参照して、第2のレジストPR2から露出する導電箔40をエッチングすることにより、第1の分離溝16Aを更に深くし、第2の分離溝16Bを形成する。第2のレジストPR2から露出した第1の分離溝16Aの底面からエッチングが等方性で進行することにより、第1の分離溝16Aは深く形成され、その深さ方向の中間部付近に括れ部17が形成される。このように、複数回のエッチングにより第1の分離溝16Aを形成することにより、他の箇所よりも幅が狭く形成された括れ部17を形成することができる。更に、一回のエッ

チングにより形成される分離溝と同等の幅で、深い分離溝を形成できる。従って、第1の分離溝16Aの幅を広げることなく、第1の導電パターン11Aを厚く形成することができる。

【0038】

図8を参照して、本工程で第2の導電パターン11Bにより微細な配線部を形成する方法について説明する。

【0039】

先ず、図8(A)を参照して、第1の分離溝16Aの底部および形成予定の第2の導電パターン11Bを、第2のレジストPR2で被覆する。ここでは、第2の導電パターン11Bが微細な配線部を構成できるように、第2のレジストPR2も微細に形成される。

【0040】

次に、図8(B)を参照して、エッチングを行うことにより、第1の分離溝16Aを更に深くし、第2の分離溝16Bを形成する。前述した第1の工程で、第2の導電パターン11Bが形成される領域の導電箔40は、薄く形成されているので、第2の導電パターン11Bにより微細な配線部を構成することが可能となる。ここで、第2の導電パターン同士の間隔は、例えば50 μ m程度にすることができる。

【0041】

本発明の第3の工程は、図9に示すように、第1の導電パターン11Aおよび第2の導電パターン11Bの両方またはいずれかに回路素子12を固着することにある。

【0042】

図9(A)を参照して、ここでは、第1の導電パターン11Aおよび第2の導電パターン11Bの両方に回路素子12が実装される。好適には、厚く形成された第1の導電パターン11Aには薄い回路素子12Aが実装され、第1の導電パターン11Aよりも薄く形成された第2の導電パターンには厚い第2の回路素子12Bが実装される。ここでは、第1の導電パターン11Aから成るアイランド上に半導体素子である第1の回路素子12Aがフェイスアップで固着されている

。そして、第1の回路素子12A上面の電極と、ボンディングパッドである第1の導電パターン11Aとは、金属細線14により電氣的に接続されている。第2の回路素子12Bは、ここではチップ抵抗やチップコンデンサ等のチップ部品であり、半田等のロウ材を介して第2の導電パターン11Bに固着されている。ここで、第1の回路素子12Aとしては、例えば大電流系の半導体素子を採用することが可能である。また、第2の回路素子12Bとしては、例えばチップコンデンサを採用することができる。

【0043】

図9(B)を参照して、ここでは、第2の導電パターン11Bは微細な配線部を構成しているので、第1の導電パターン11Aのみに回路素子12が実装される。実装される回路素子12の種類としては、上記した第1の回路素子12Aと同様のものを採用することができる。

【0044】

本発明の第4の工程は、図10に示すように、回路素子12を被覆して前記両分離溝16に充填されるように絶縁性樹脂13を形成することにある。

【0045】

図10(A)を参照して、絶縁性樹脂13は回路素子12および複数の導電パターン11を被覆し、導電パターン11間の分離溝16には絶縁性樹脂13が充填されて導電パターン11側面の湾曲構造と嵌合して強固に結合する。そして絶縁性樹脂13により導電パターン11が支持されている。

【0046】

また、第1の分離溝16には幅が狭く形成された括れ部17が形成されているので、括れ部17に絶縁性樹脂13が密着することにより、絶縁性樹脂13と導電パターン11との密着は強固になる。また本工程では、トランスファーモールド、インジェクションモールド、またはディッピングにより実現できる。樹脂材料としては、エポキシ樹脂等の熱硬化性樹脂がトランスファーモールドで実現でき、ポリイミド樹脂、ポリフェニレンサルファイド等の熱可塑性樹脂はインジェクションモールドで実現できる。

【0047】

本工程の利点は、絶縁性樹脂 13 を被覆するまでは、導電パターン 11 となる導電箔 40 が支持基板となることである。従来では、本来必要としない支持基板を採用して導電路を形成しているが、本発明では、支持基板となる導電箔 40 は、電極材料として必要な材料である。そのため、構成材料を極力省いて作業できるメリットを有し、コストの低下も実現できる。

【0048】

更に、厚い第 2 の回路素子 12 A は、薄く形成された第 2 の導電パターン 11 B に固着されている。このことから、第 2 の回路素子 12 B の最上部と第 1 の回路素子 12 A の最上部は同程度の高さに成っている。従って、厚い回路素子 12 A を内蔵する場合でも、それを被覆する絶縁性樹脂 13 の厚みが余分に増してしまうのを抑制することができる。

【0049】

図 10 (B) を参照して、ここでは、第 2 の導電パターン 11 B が微細な配線部を構成しており、第 2 の導電パターン 11 B を分離する第 2 の分離溝 16 B には絶縁性樹脂 13 が充填されている。

【0050】

本発明の第 5 の工程は、図 11 に示すように、両分離溝 16 に充填された絶縁性樹脂 13 が露出するまで 40 導電箔の裏面を除去することにある。

【0051】

図 11 (A) を参照して、ここでは、第 1 および第 2 の分離溝 16 A、B に充填された絶縁性樹脂 13 が露出するまで導電箔 40 の裏面を除去して、各導電パターン 11 の分離を行う。本工程は、導電箔 40 の裏面を化学的および／または物理的に除き、導電パターン 11 として分離するものである。この工程は、研磨、研削、エッチング、レーザの金属蒸発等により施される。第 1 の分離溝 16 A は深く形成されているので、第 1 の導電パターン 11 もここでは厚く形成することが可能となる。具体的には $150\text{ }\mu\text{m}$ 程度以上に厚く形成することが可能である。

【0052】

図 11 (B) を参照して、ここでは、上記した方法と同じ方法で、微細な配線

部を構成する第2の導電パターン11Bが電氣的に分離されている。第2の導電パターン11Bが形成される領域の導電箔40は、前述した第1の工程で十分に薄くされているので、微細な配線部を構成することができる。

【0053】

本工程が終了した後に、導電パターン11の裏面をレジスト16で被覆し、所望の箇所に外部電極15を形成する。また、マトリックス状に形成された各回路装置10の境界部の絶縁性樹脂13をダイシングすることにより、個別の回路装置10に分割する。上記工程を経て、図1または図2に示すような回路装置10が製造される。

【0054】

【発明の効果】

本発明の回路装置によれば、厚みを有する第1の導電パターン11Aに薄い第1の回路素子12Bを固着し、第1の導電パターン11Aよりも薄く形成される第2の導電パターン11Bに厚い回路素子12Bを実装する。このことで、導電パターン11とその上面に固着される回路素子12を加算したトータルの厚さを低減することができる。従って、回路装置10全体の更なる薄型化を行うことができる。

【0055】

更に、厚く形成された第1の導電パターン11Aに、パワー系の半導体素子等の発熱を伴う素子を実装することで、第1の導電パターン11Aがヒートシンクとして機能して過渡熱抵抗を低減させることができる。

【0056】

更にまた、薄い第2の導電パターン11Bにより微細な配線部を構成することができるので、ヒートシンクとして機能する第1の導電パターン11Aと、配線部を構成する第2の導電パターン12Bとを有する回路装置10Bを提供することができる。

【0057】

本発明の回路装置の製造方法によれば、第1のレジストPR2を用いて導電箔40のエッチングを行うことで、第1の分離溝16Aを形成し、第2の導電パタ

ーン 1 1 B が形成予定の領域の導電箔 4 0 を一様に薄くする。そして、第 2 のレジスト P R 2 を用いて再び導電箔 4 0 をエッチングすることにより、第 1 の分離溝 1 6 A を深くして、第 2 の分離溝 1 6 A を形成している。従って、第 1 の分離溝 1 6 A により分離される厚い第 1 の導電パターン 1 1 A と、第 2 の分離溝 1 6 A により分離される薄い第 2 の導電パターン 1 6 B を形成することができる。

【図面の簡単な説明】

【図 1】

本発明の回路装置を説明する断面図（A）、平面図（B）である。

【図 2】

本発明の回路装置を説明する断面図である。

【図 3】

本発明の回路装置の製造方法を説明する断面図である。

【図 4】

本発明の回路装置の製造方法を説明する断面図である。

【図 5】

本発明の回路装置の製造方法を説明する断面図である。

【図 6】

本発明の回路装置の製造方法を説明する断面図である。

【図 7】

本発明の回路装置の製造方法を説明する断面図（A）、断面図（B）である。

【図 8】

本発明の回路装置の製造方法を説明する断面図（A）、断面図（B）である。

【図 9】

本発明の回路装置の製造方法を説明する断面図（A）、断面図（B）である。

【図 1 0】

本発明の回路装置の製造方法を説明する断面図（A）、断面図（B）であ

る。

【図 11】

本発明の回路装置の製造方法を説明する断面図 (A)、断面図 (B) である。

【図 12】

従来の回路装置を説明する断面図である。

【図 13】

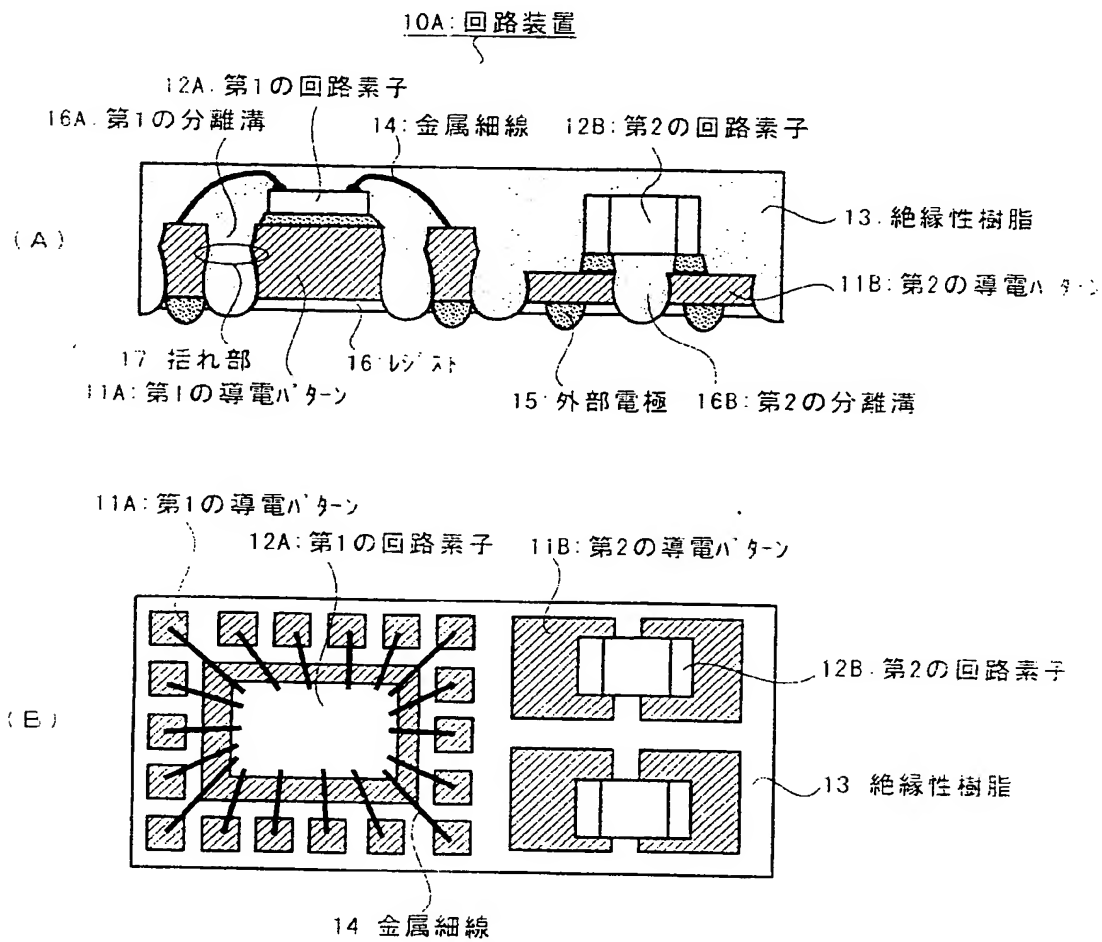
従来の回路装置を説明する断面図である。

【符号の説明】

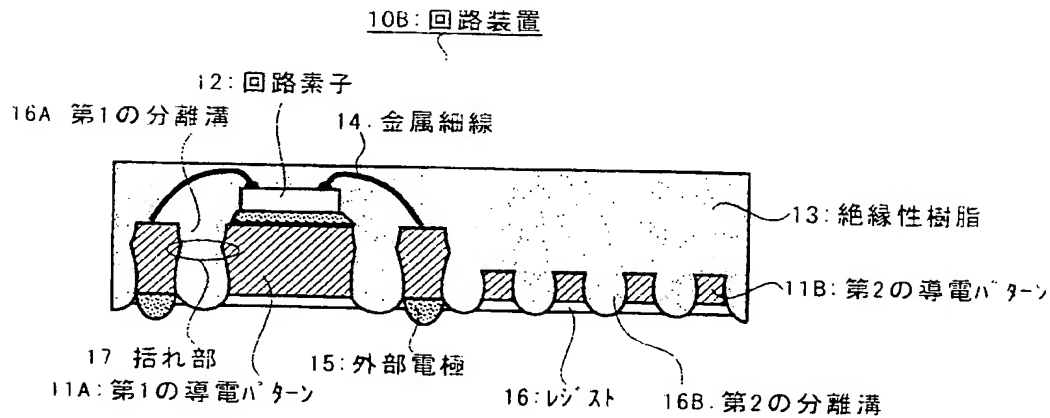
10	回路装置
11A	第1の導電パターン
11B	第2の導電パターン
12A	第1の回路素子
12B	第2の回路素子
13	絶縁性樹脂
14	金属細線
16A	第1の分離溝
16B	第2の分離溝
17	括れ部

【書類名】 図面

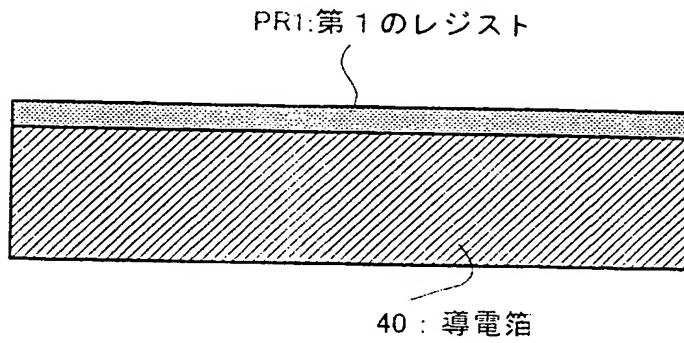
【図 1】



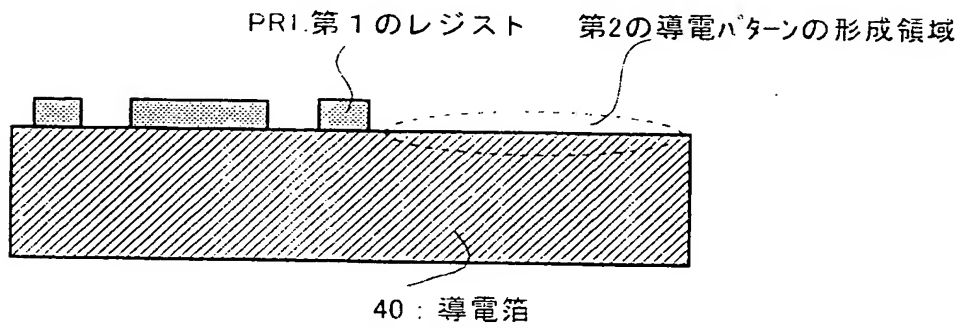
【図 2】



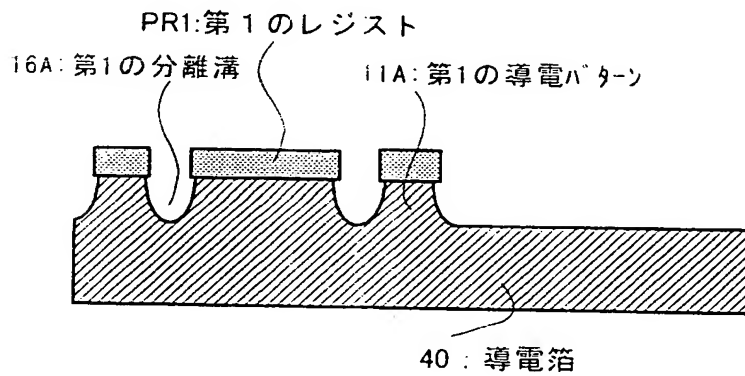
【図 3】



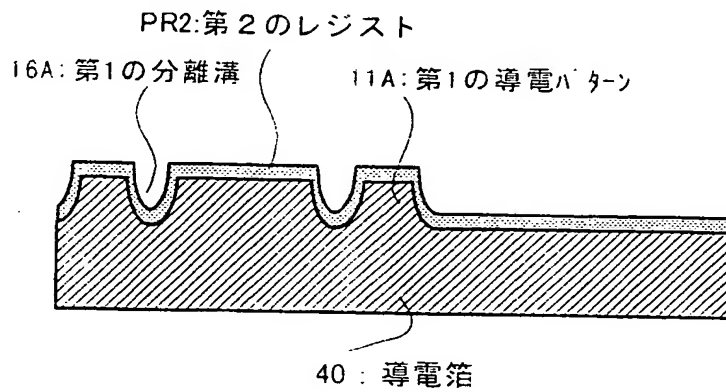
【図 4】



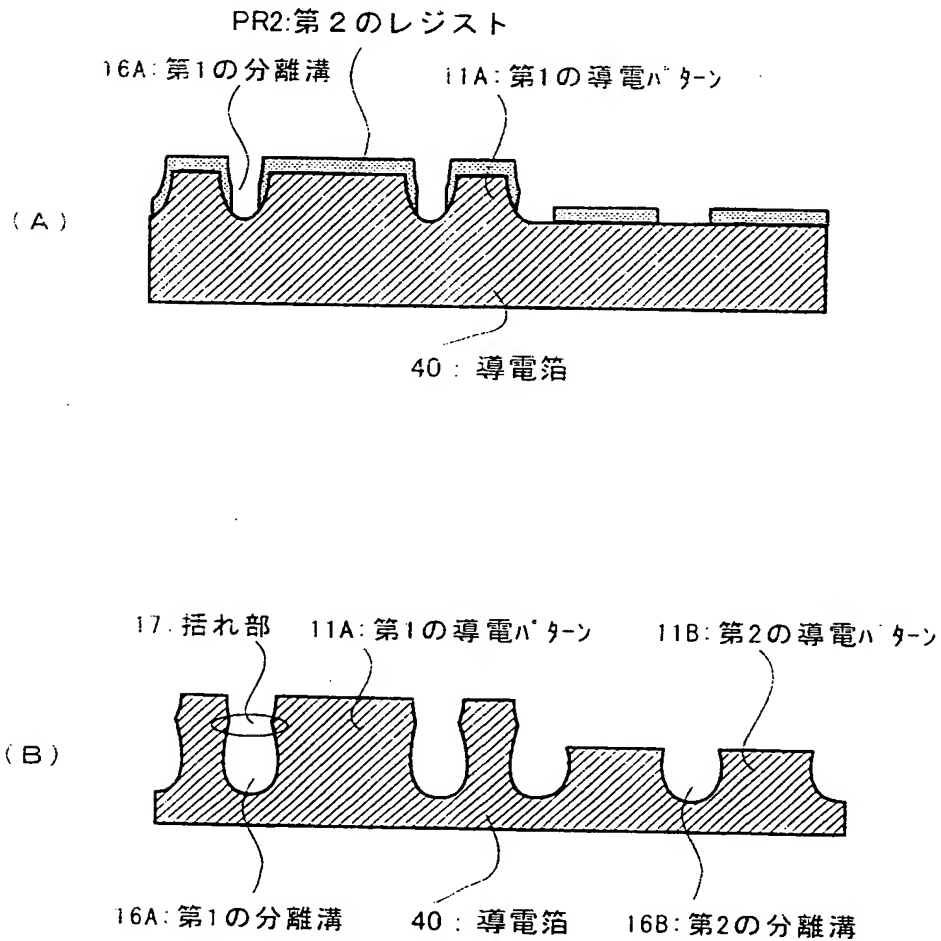
【図 5】



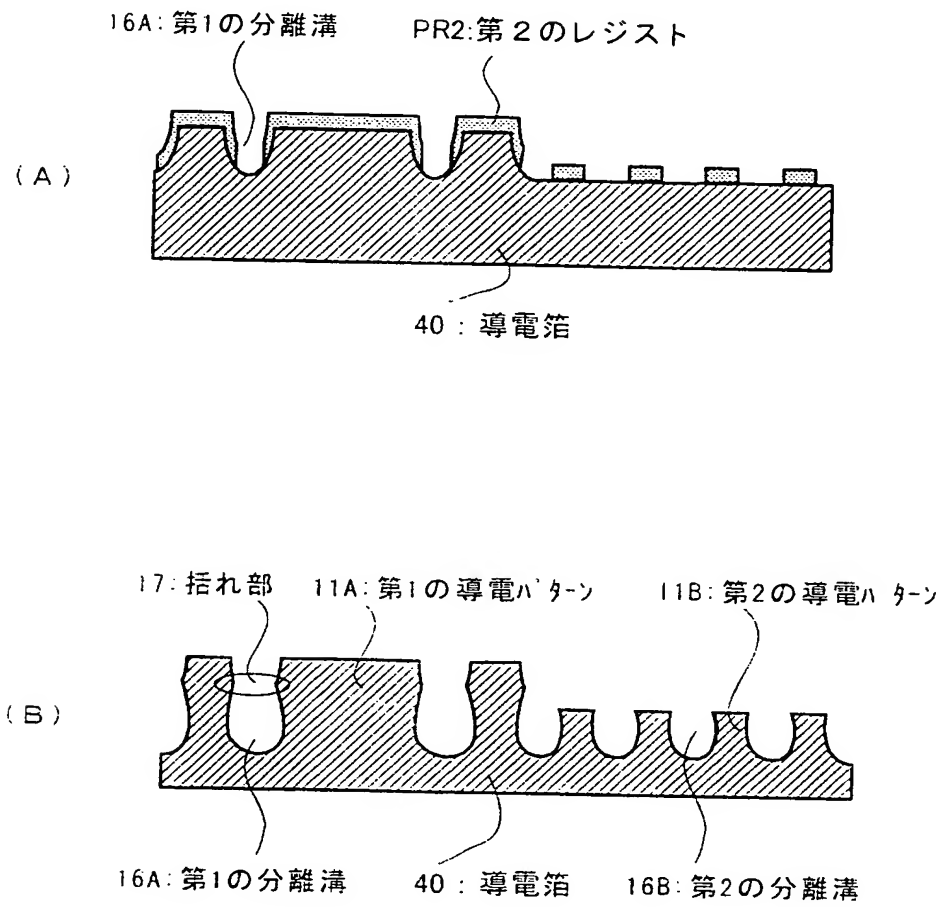
【図6】



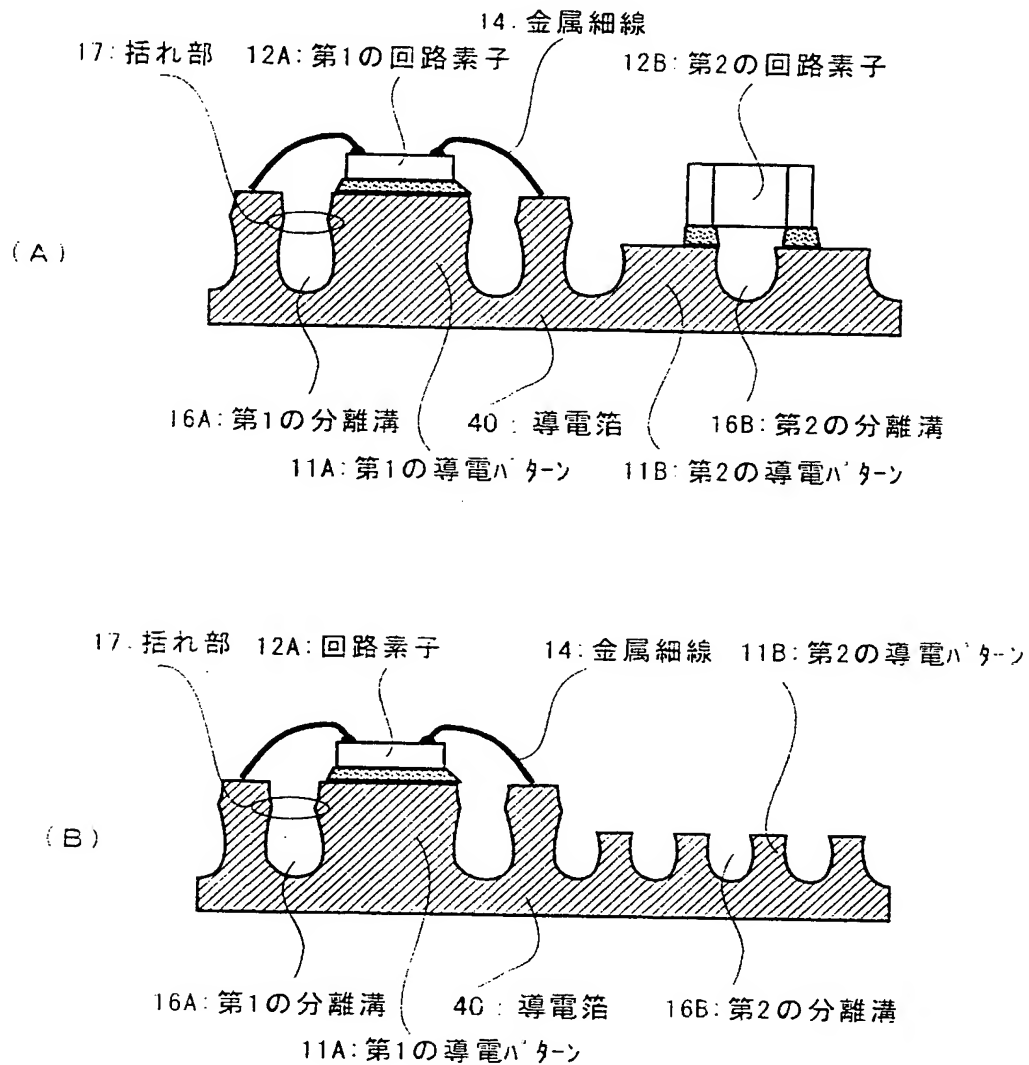
【図7】



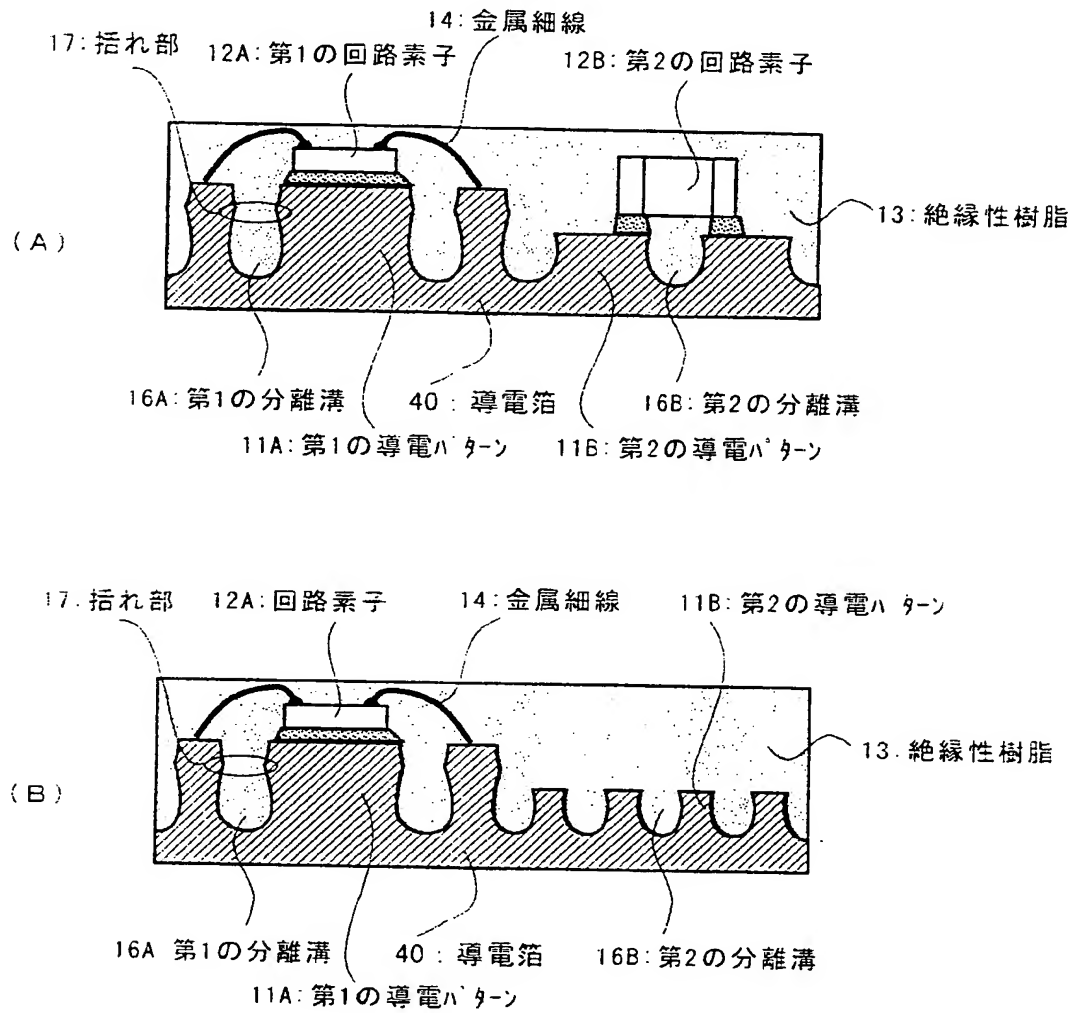
【図 8】



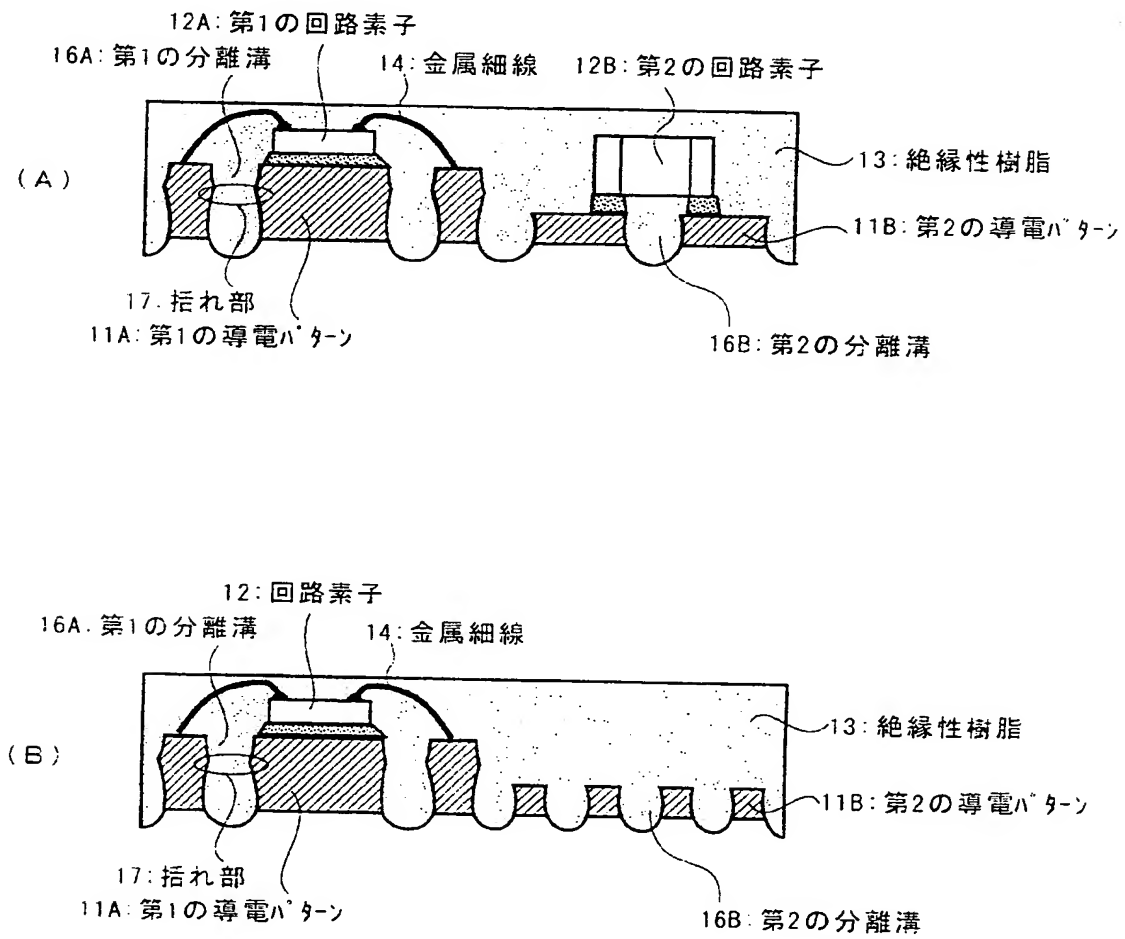
【図9】



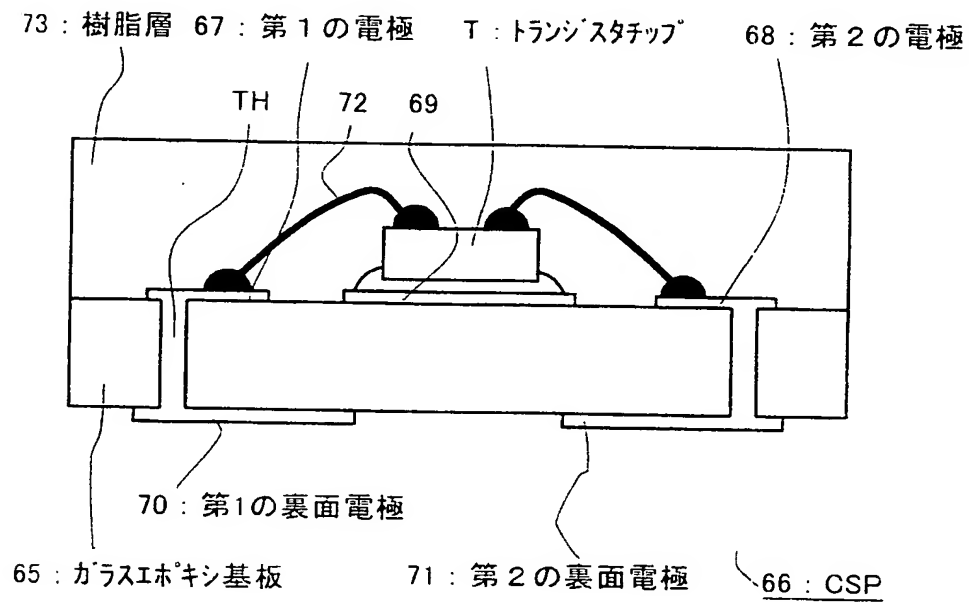
【図10】



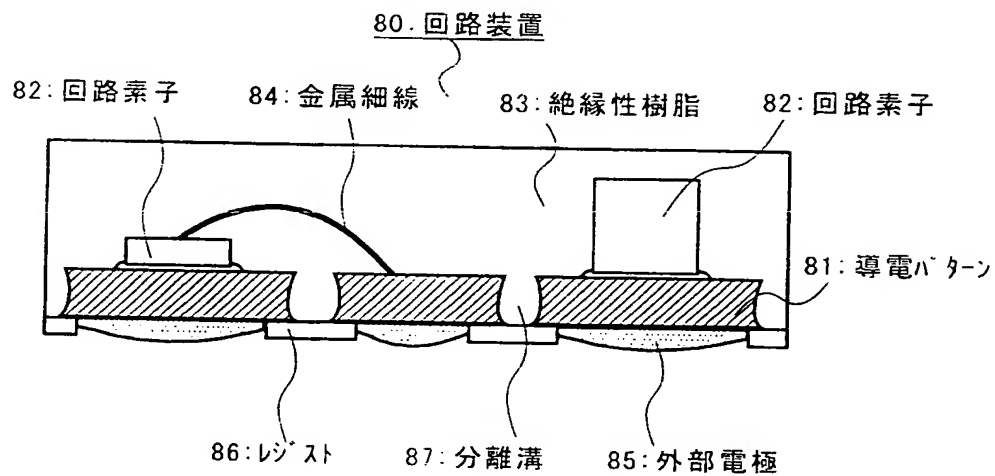
【図11】



【図 12】



【図 13】



【書類名】 要約書

【要約】

【課題】 厚みの異なる多種の回路素子 1 2 が内蔵される回路装置 1 0 の薄型化を行う。

【解決手段】 比較的薄型の回路素子 1 2 A が実装される第 1 の導電パターンを厚し、比較的厚い第 2 の回路素子 1 2 B が実装される第 2 の導電パターン 1 1 B を薄く形成する。また、薄く形成される第 2 の導電パターン 1 2 B を用いて微細な配線部を構成することもできる。このことにより、厚い回路素子が内蔵される場合であっても、それを薄く形成された第 2 の導電パターン 1 1 B に固着することにより、トータルの厚みを薄くすることができる。従って、回路装置 1 0 全体の薄型化を施すことができる。

【選択図】 図 1

特願 2 0 0 2 - 3 7 1 0 2 8

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 1 8 8 9]

1. 変更年月日 1 9 9 0 年 8 月 2 4 日
 [変更理由] 新規登録
 住 所 大阪府守口市京阪本通2丁目18番地
 氏 名 三洋電機株式会社

2. 変更年月日 1 9 9 3 年 1 0 月 2 0 日
 [変更理由] 住所変更
 住 所 大阪府守口市京阪本通2丁目5番5号
 氏 名 三洋電機株式会社

特願 2 0 0 2 - 3 7 1 0 2 8

出 願 人 履 歴 情 報

識別番号

[3 0 1 0 7 9 4 2 0]

1. 変更年月日

2 0 0 1 年 1 2 月 1 0 日

[変更理由]

新規登録

住 所

群馬県伊勢崎市喜多町 2 9 番地

氏 名

関東三洋電子株式会社

2. 変更年月日

2 0 0 2 年 6 月 2 4 日

[変更理由]

名称変更

住所変更

住 所

群馬県邑楽郡大泉町仙石二丁目 2 4 6 8 番地 1

氏 名

関東三洋セミコンダクターズ株式会社